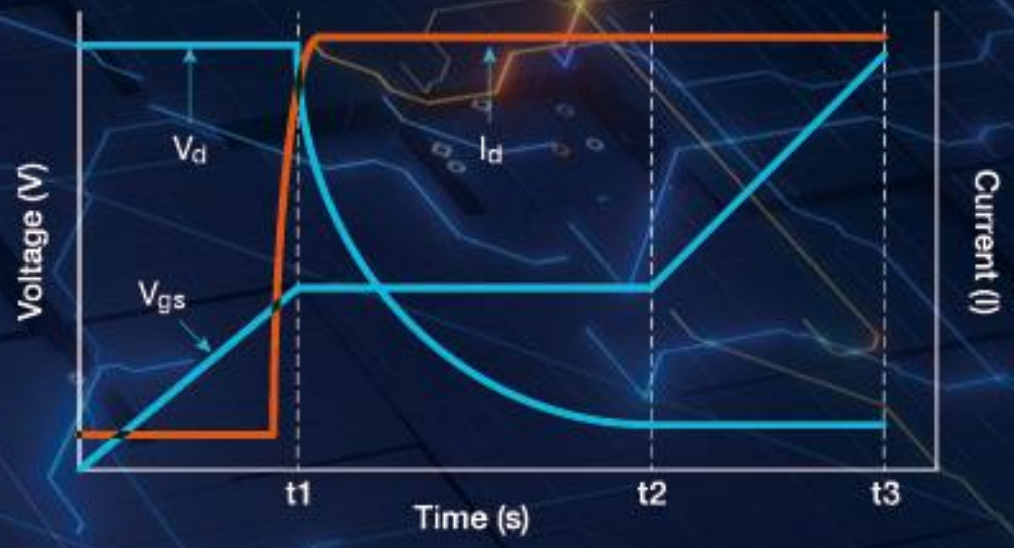
Tektronix®

泰克云上大讲堂



如何测量 MOSFET栅极电荷

3月22日（周五）14:30-15:30

［讲师介绍］

林彩霞

泰克高级应用工程师

泰克云上大讲堂 + 泰克创新论坛

关注“泰克科技”服务号

查看产品资料&往期回放~

云上大讲堂近期主题回顾
如何测试纳米材料及纳米电子器件的IV和CV性能
深度解析IV、CV参数测试难题
忆阻器的发展及测试方案
f分之1噪声测试方案详解
半导体可靠性热载流子效应测试详解
基于FET的生物传感器测试详解
薄膜材料电阻率与霍尔迁移率测试
如何优化微弱电流测试
如何进行晶圆级可靠性测试…

泰克创新论坛主题回顾
经历分享|火星与未知生命领域的探索
自动驾驶未来谁将掌舵?
探究AI终身学习、超图灵计算和设备端计算
三代半导体可靠性测试方案
半导体晶圆级参数测试方案…

加入“泰克半导体测试交流群”

只要你问，只要我有

由泰克工程师小助手邀请入群~

（将于本场直播结束后统一邀请）

	日程
14：30 - 15：15	**如何测量 MOSFET 栅极电荷**
15：15 - 15：25	互动与答疑
15：25 - 15：30	抢答有奖

抢答有奖思考题（需填写小问卷后答题才生效喔~）：

1. 栅电荷测试只适用于**MOSFET?**

2. 评估增强型场效应管的三个栅电荷参数**?**

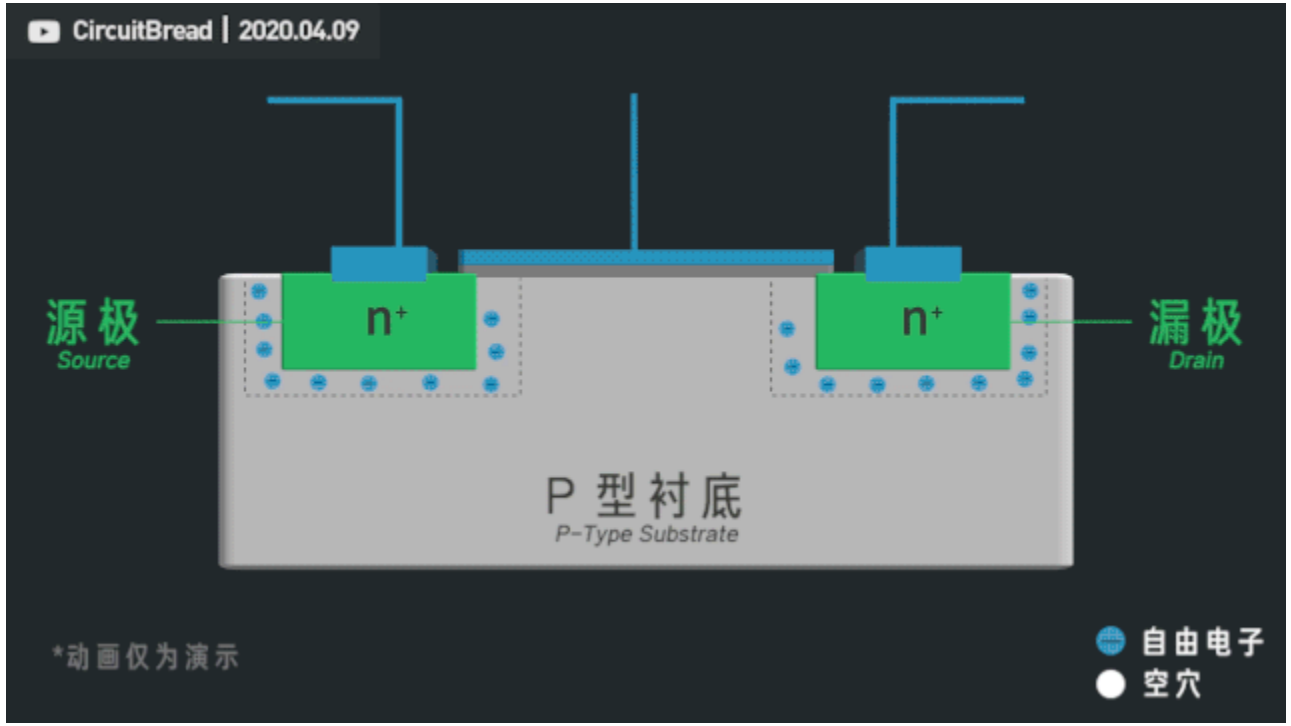
3. 4200A可以测试**MOSFET**的栅电荷吗？

议程

- 1. MOSFET的评估参数简介
- 2. 解析开关性能的重要评估参数——栅电荷
- 3. JEDEC栅电荷测试方法和演示

1. MOSFET的评估参数简介

MOSFET基本原理


CircuitBread | 2020.04.09
源极
Source
n+
n+
漏极
Drain
P 型衬底
P-Type Substrate
*动画仅为演示
自由电子
空穴

LDMOS & VDMOS

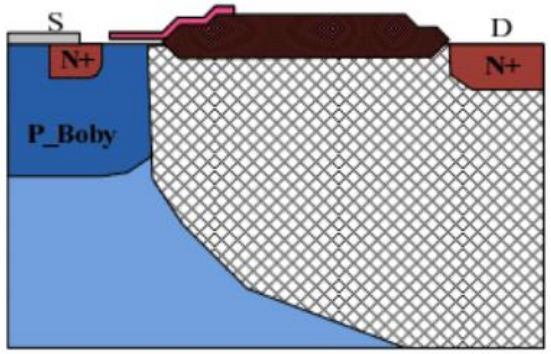


图 5.3 截止状态下的 LDMOS

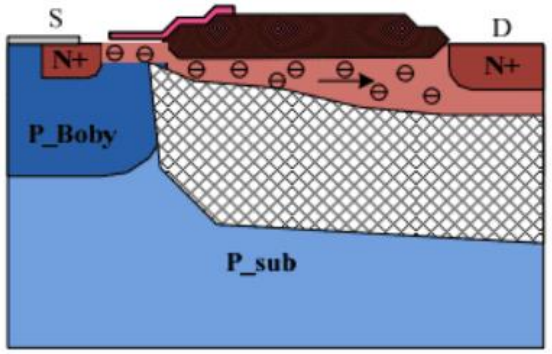


图 5.4 导通状态下的 LDMOS

LDMOS

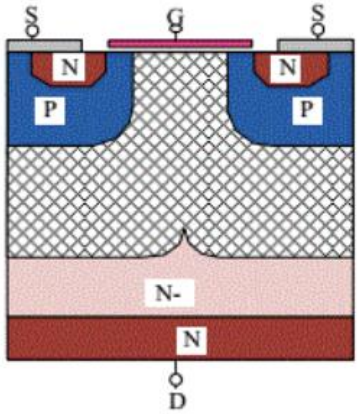


图 4.1 处于关断状态下的 VDMOS

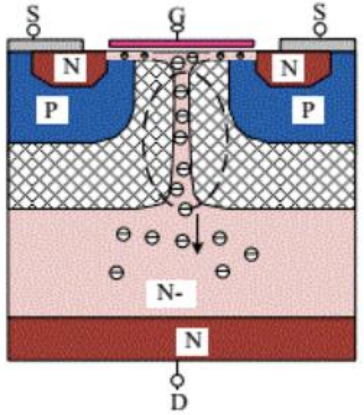
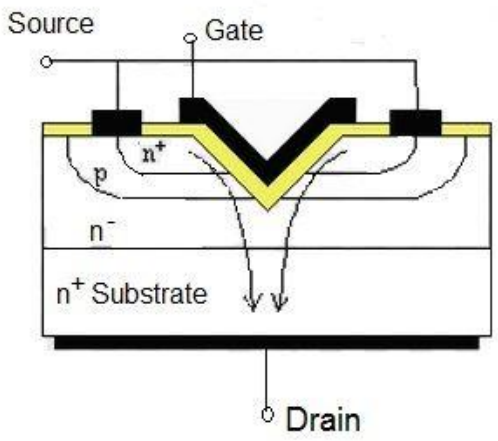


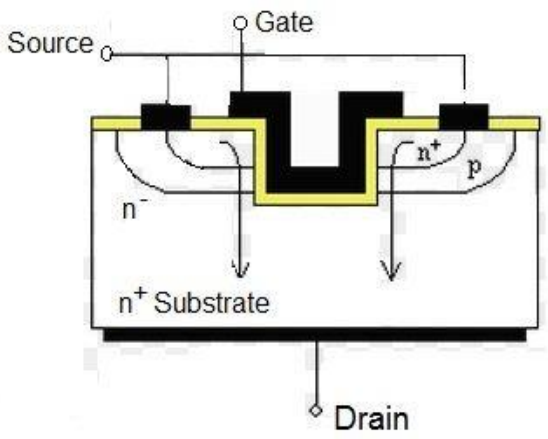
图 4.2 处于导通状态下的 VDMOS

VDMOS

沟槽栅/屏蔽栅MOSFET

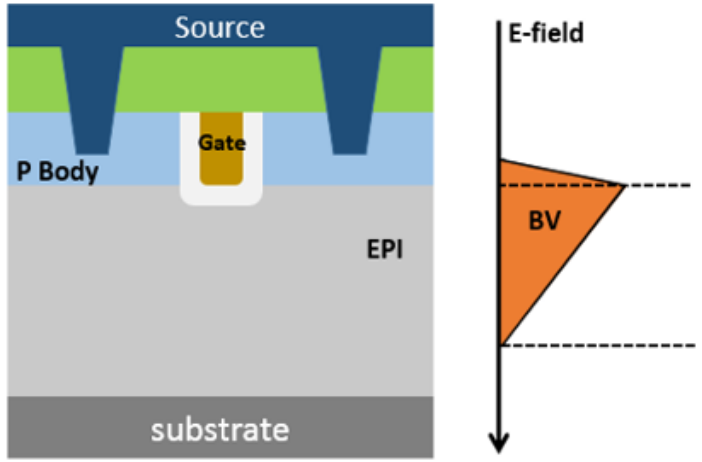


VMOS FET

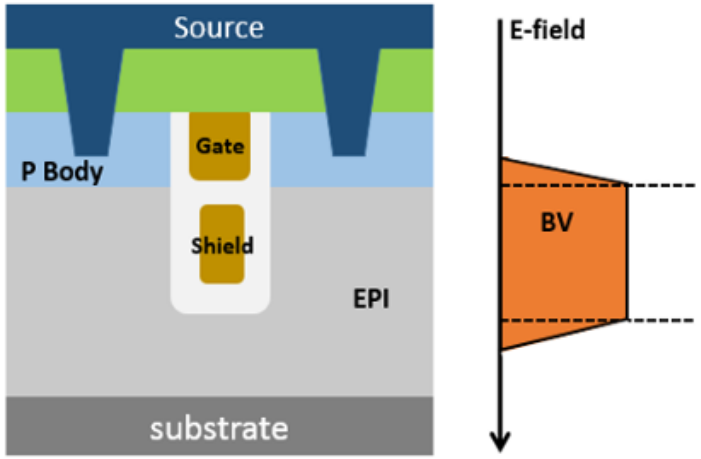


UMOS FET

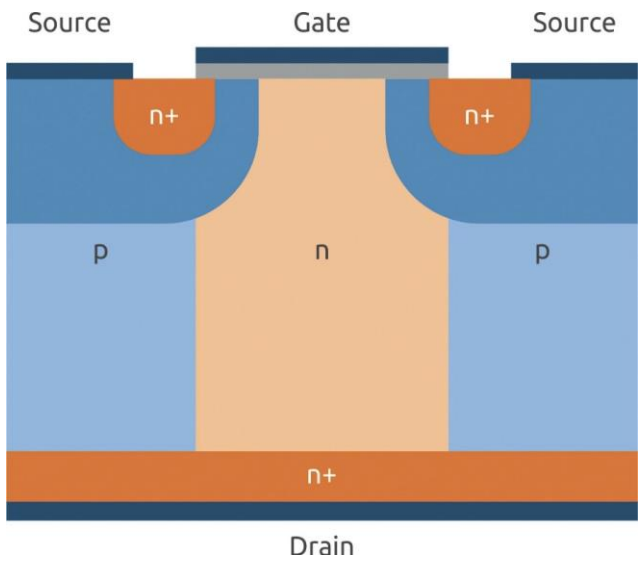
Trench MOS

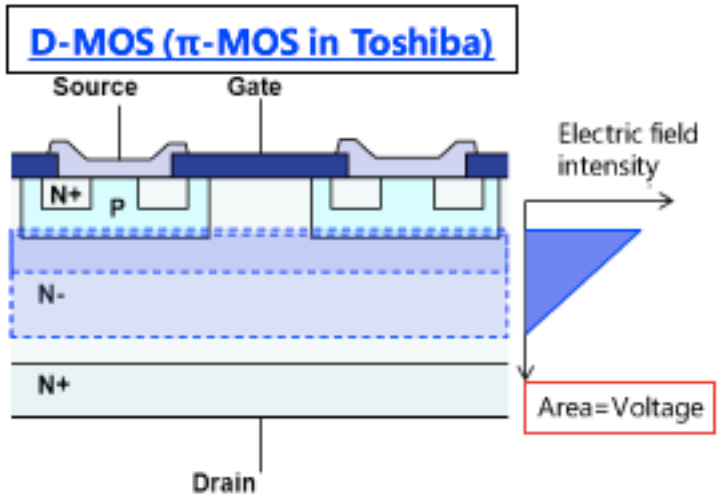


SGT MOS

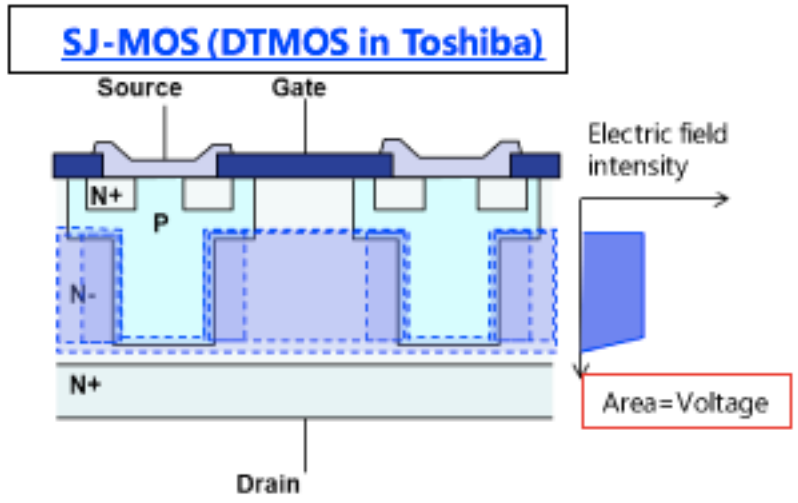


SJ-MOS





Structure and electric field in D-MOS



Structure and electric field in SJ-MOS

MOSFET 的评估参数参数简介

- 最大值
  - 漏源击穿电压 V(BR)DSS
  - 热阻抗
  - 最大耗散功率和最大漏极电流
  - 安全工作域
- 静态特性
  - 传递特性和阈值电压
  - 输出特性和导通电阻
  - 体二极管和第三象限导通特性
- 动态特性
  - 结电容
  - 开关特性
  - 栅电荷

最大值

- 漏源击穿电压 $V_{(BR)DSS}$
- 热阻抗
- 最大耗散功率和最大漏极电流
- 安全工作域

漏源击穿电压 $V_{(BR)DSS}$

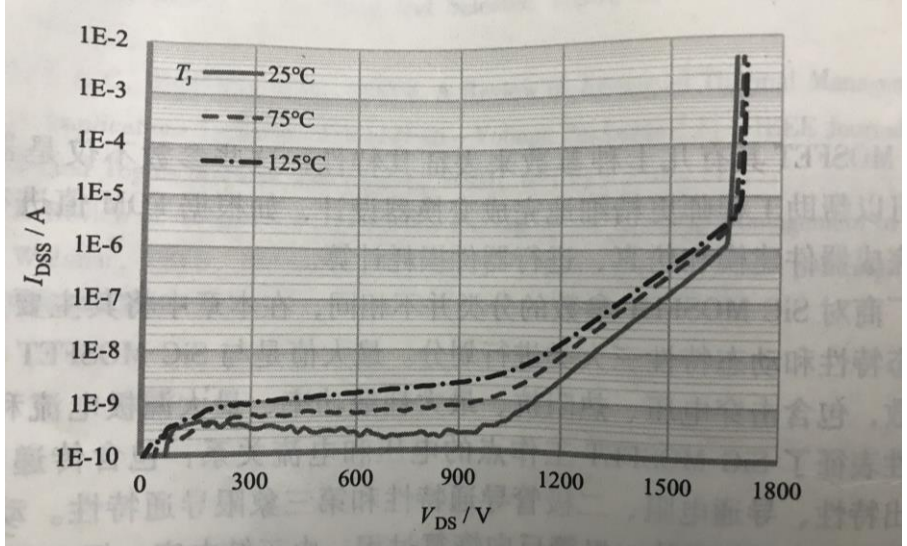
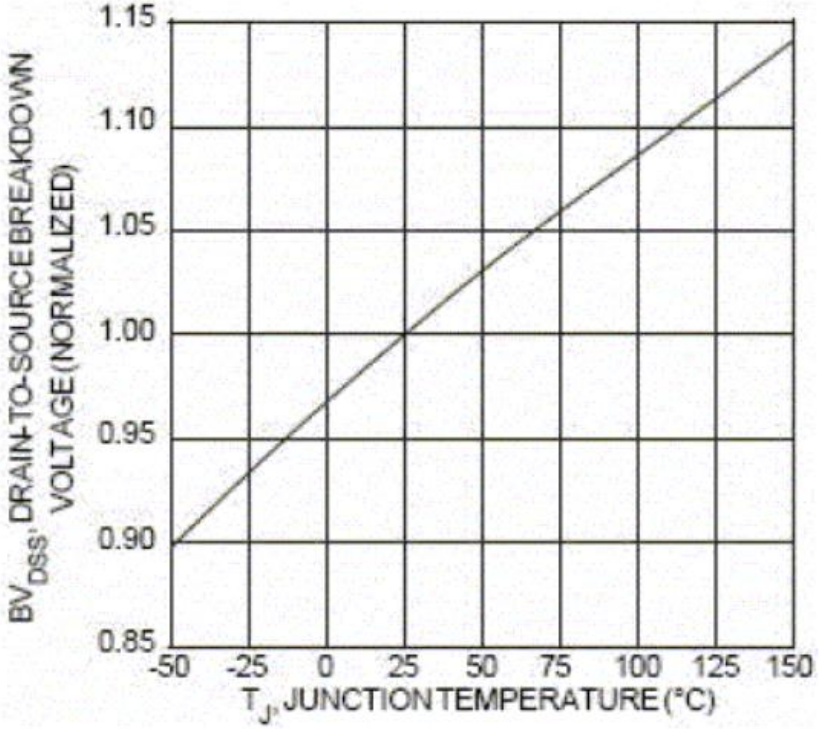


图 2-1 $I_{DSS} - V_{DS}$特性



热阻抗

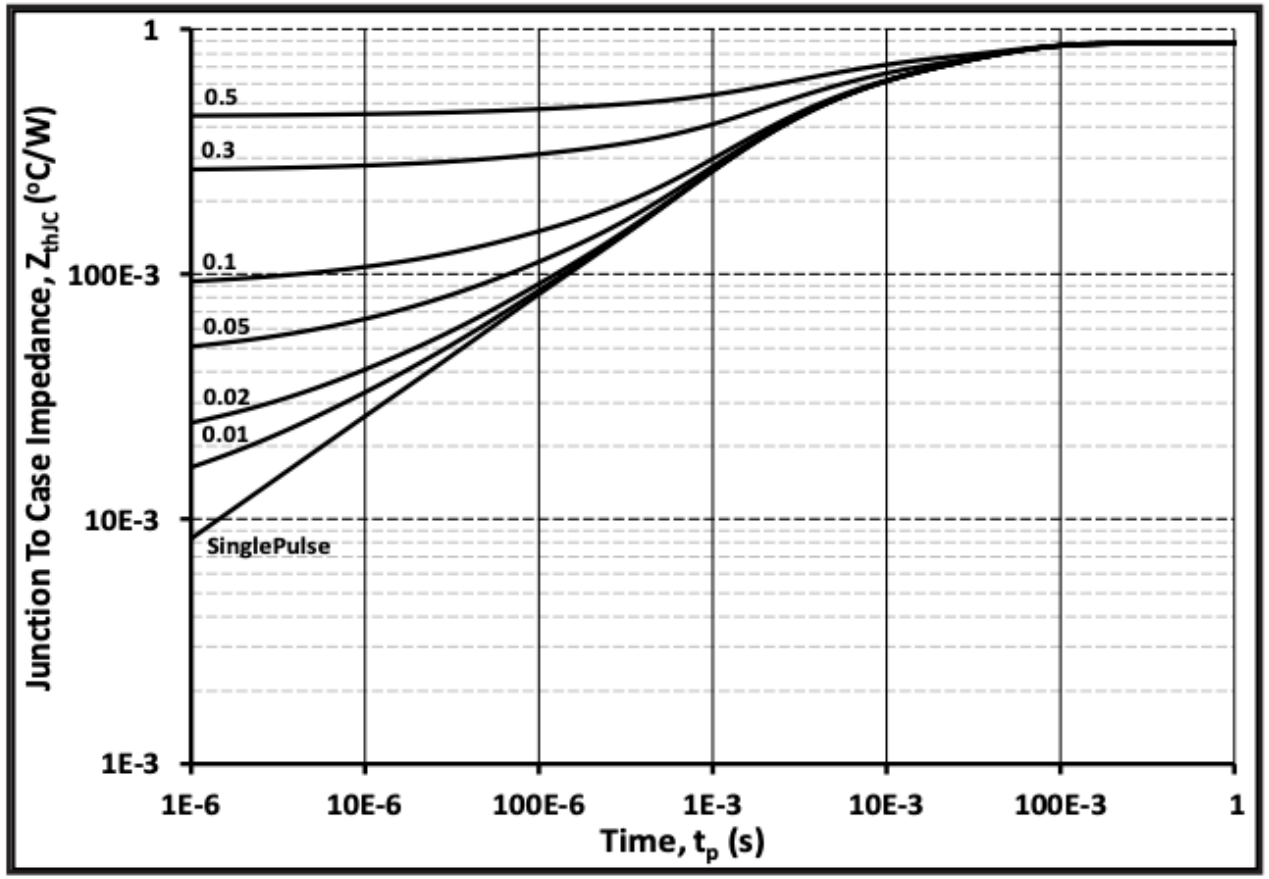


Figure 21. Transient Thermal Impedance (Junction - Case)

温度T	电压V
热流量P	电流I
热阻抗Zth	阻抗Z
热阻Rth	电阻R
热容Cth	电容C

最大耗散功率和最大漏极电流

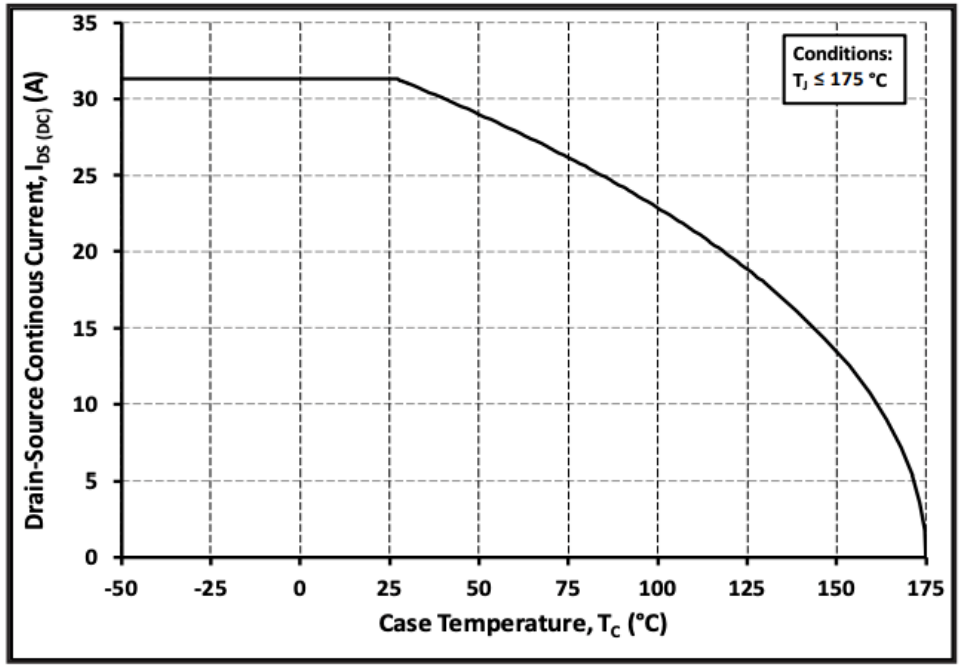


Figure 19. Continuous Drain Current Derating vs. Case Temperature

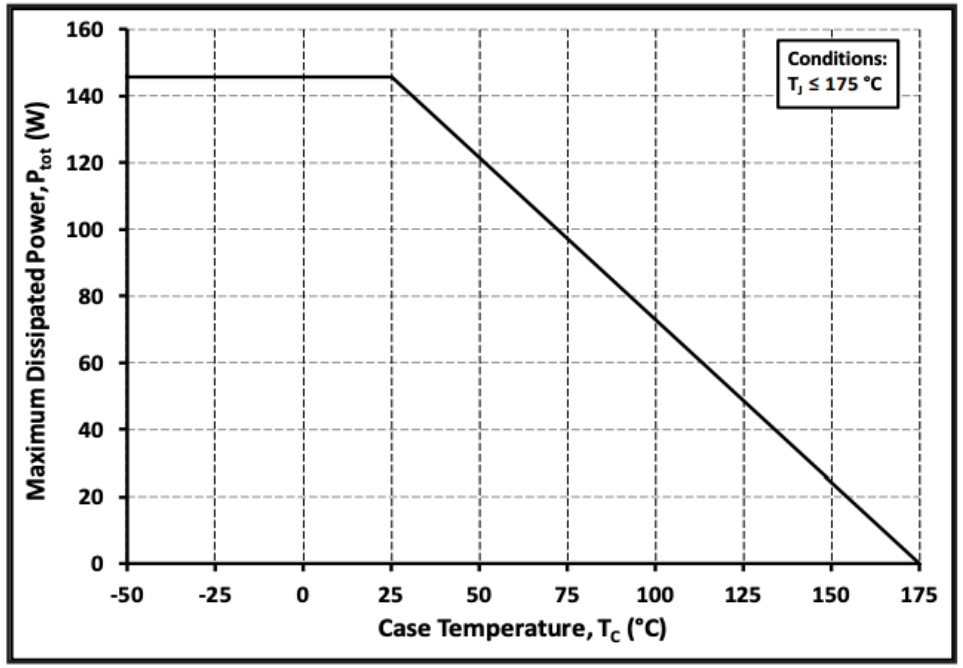


Figure 20. Maximum Power Dissipation Derating vs. Case Temperature

$$I_D = \sqrt{\frac{P_{tot}(T_C)}{R_{DS(on)}(T_{J(max)})}}$$

$$T_J - T_C = P_{tot}(T_C)R_{th(JC)}$$

安全工作域SOA

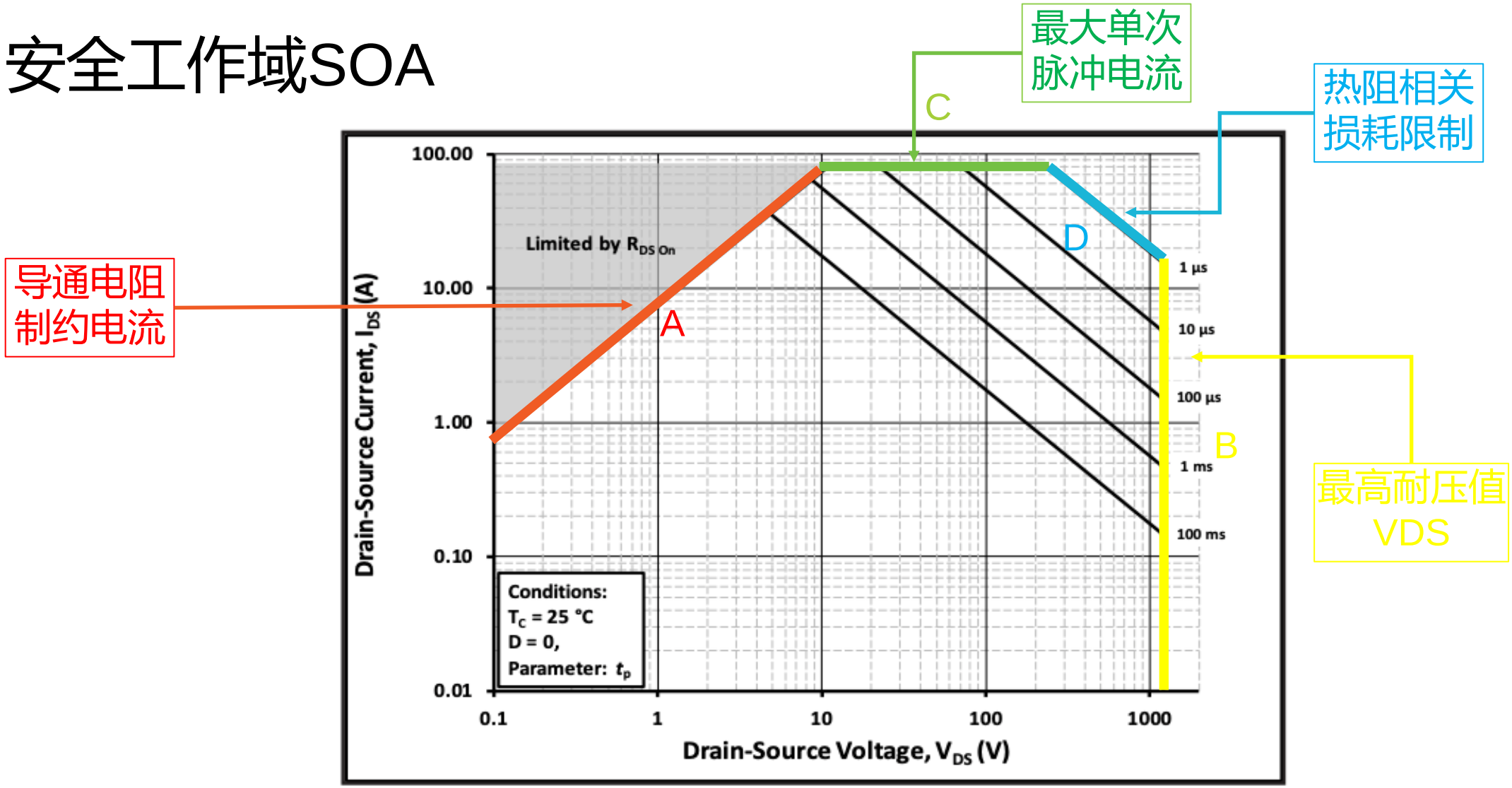


Figure 22. Safe Operating Area

静态特性

- 传递特性和阈值电压
- 输出特性和导通电阻
- 体二极管和第三象限导通特性

转移特性和阈值电压

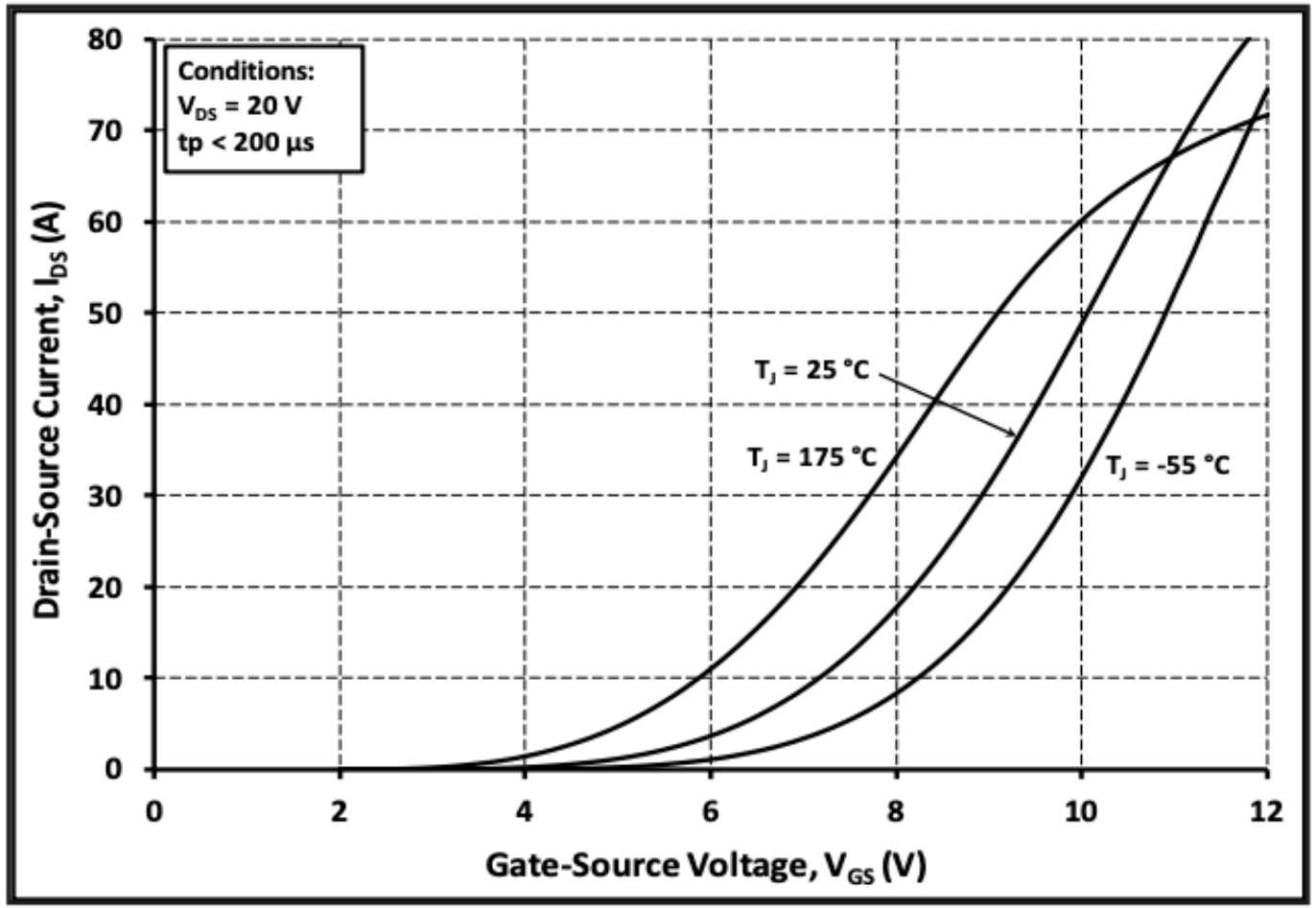


Figure 7. Transfer Characteristic for Various Junction Temperatures

输出特性和导通电阻

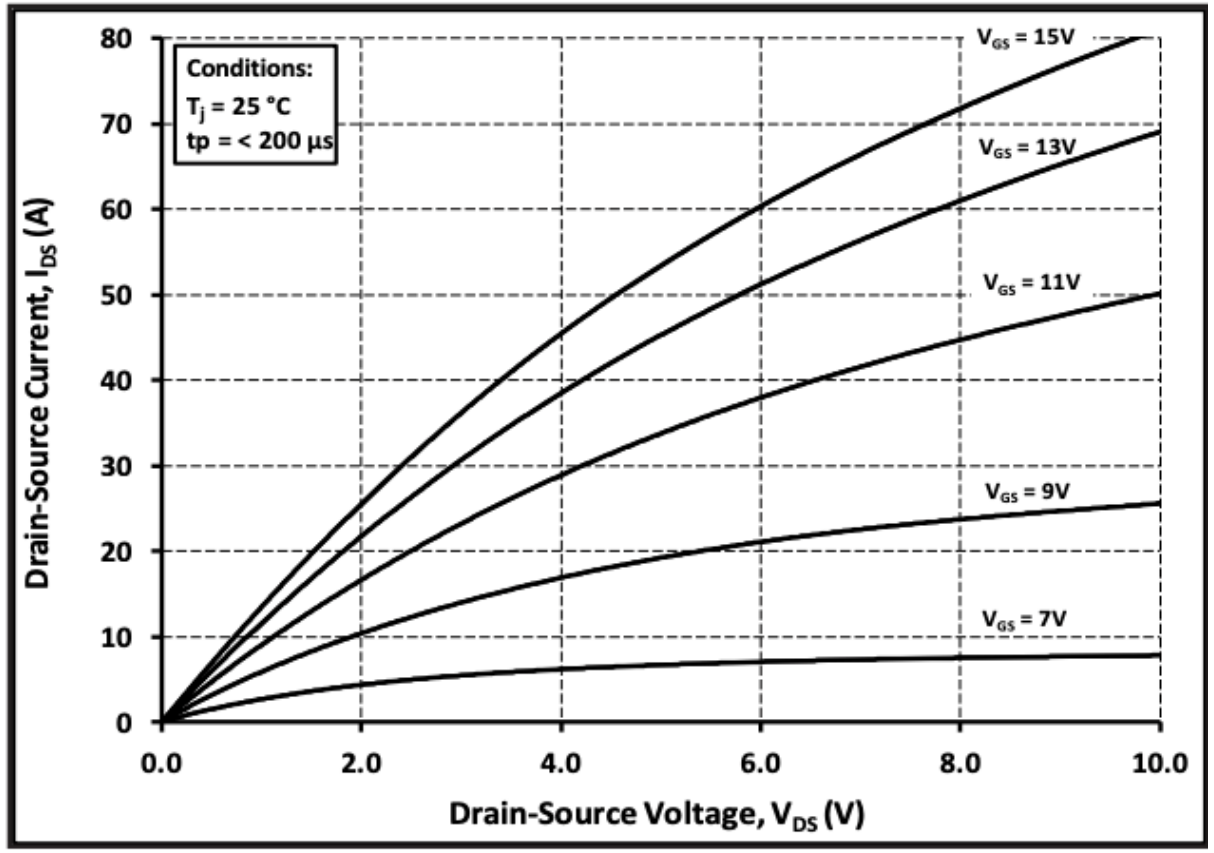


Figure 2. Output Characteristics T_J = 25 °C

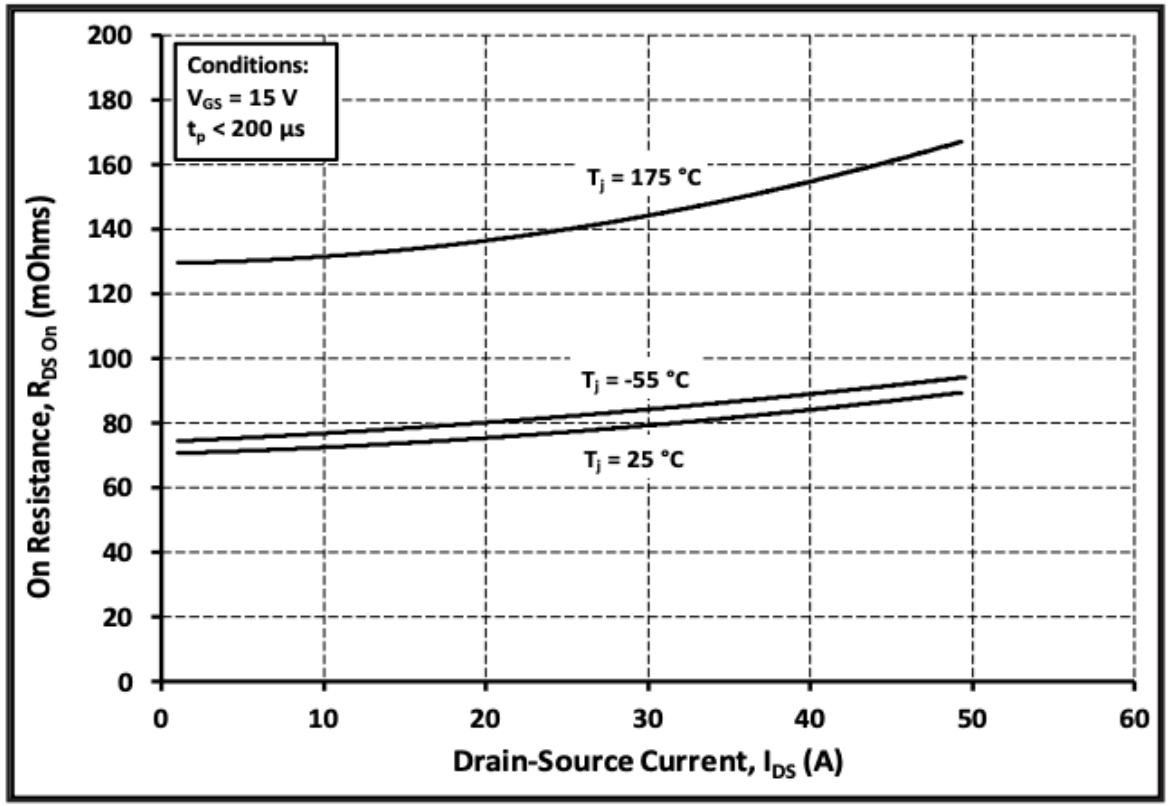


Figure 5. On-Resistance vs. Drain Current
For Various Temperatures

体二极管和第三象限导通特性

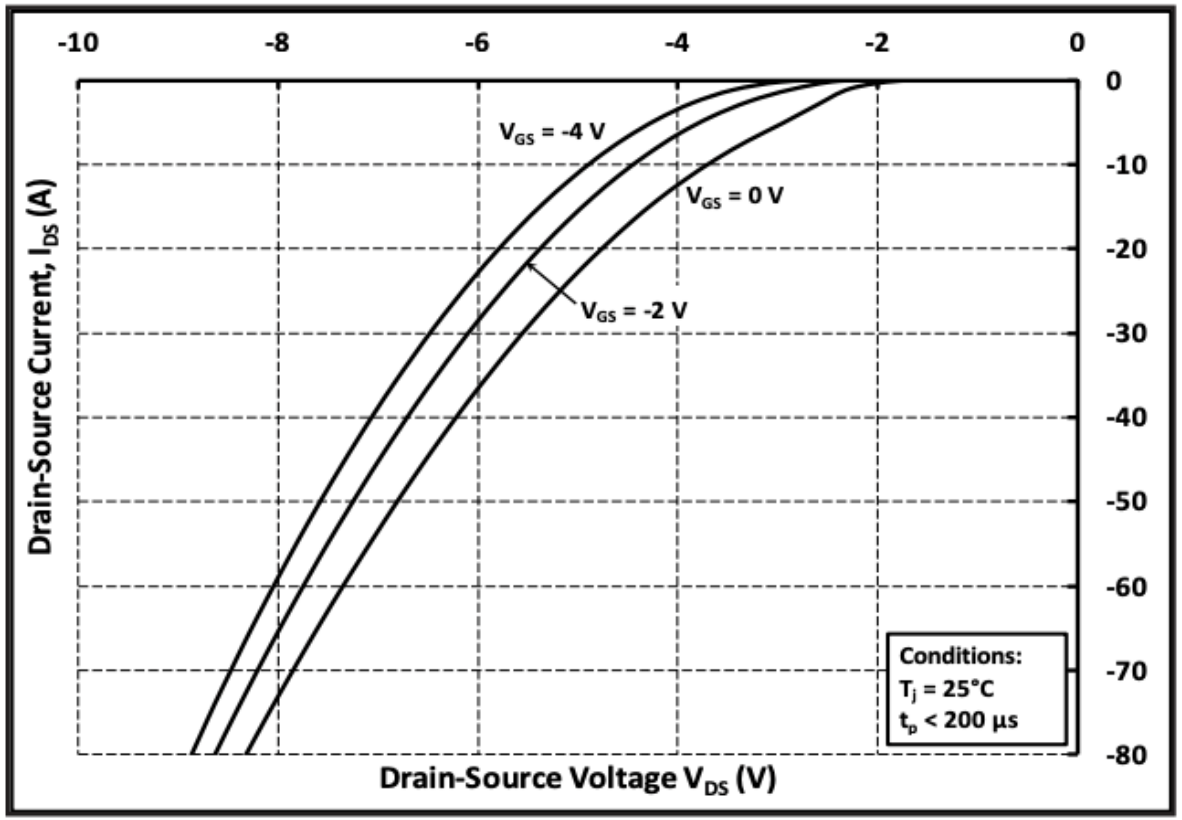


Figure 9. Body Diode Characteristic at 25 °C

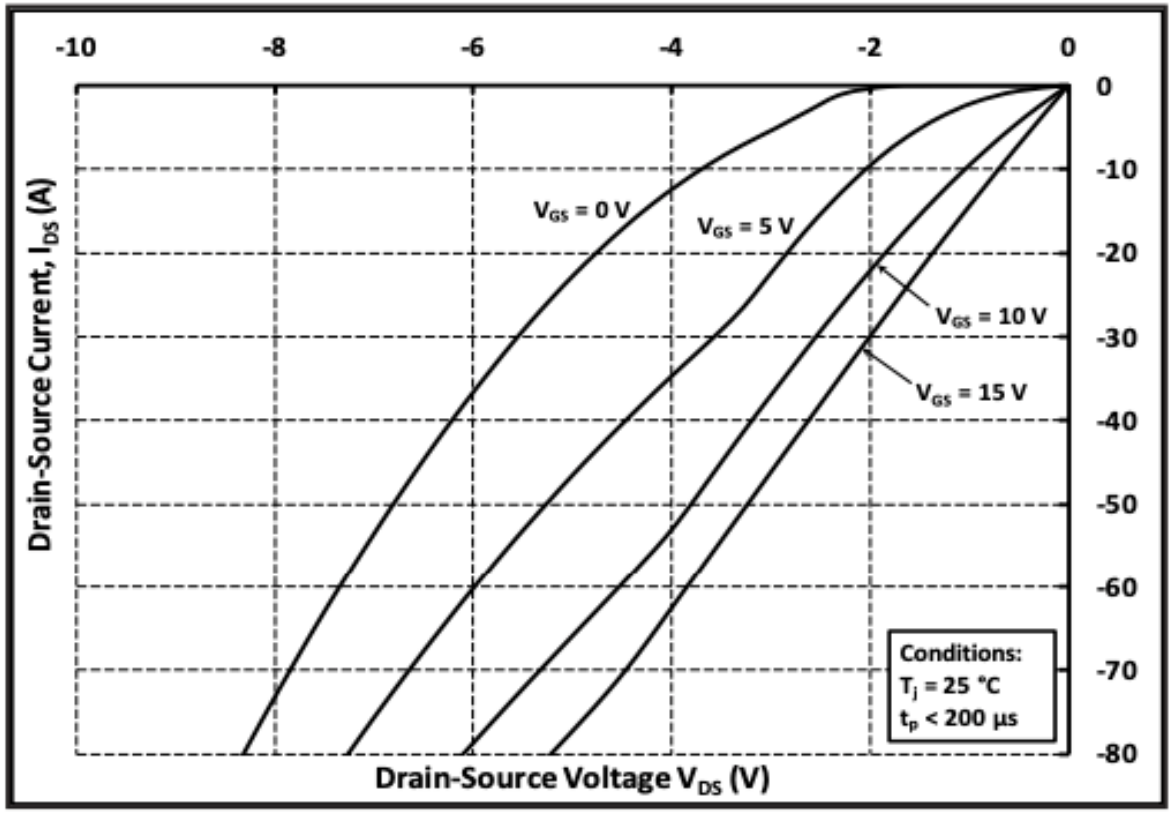
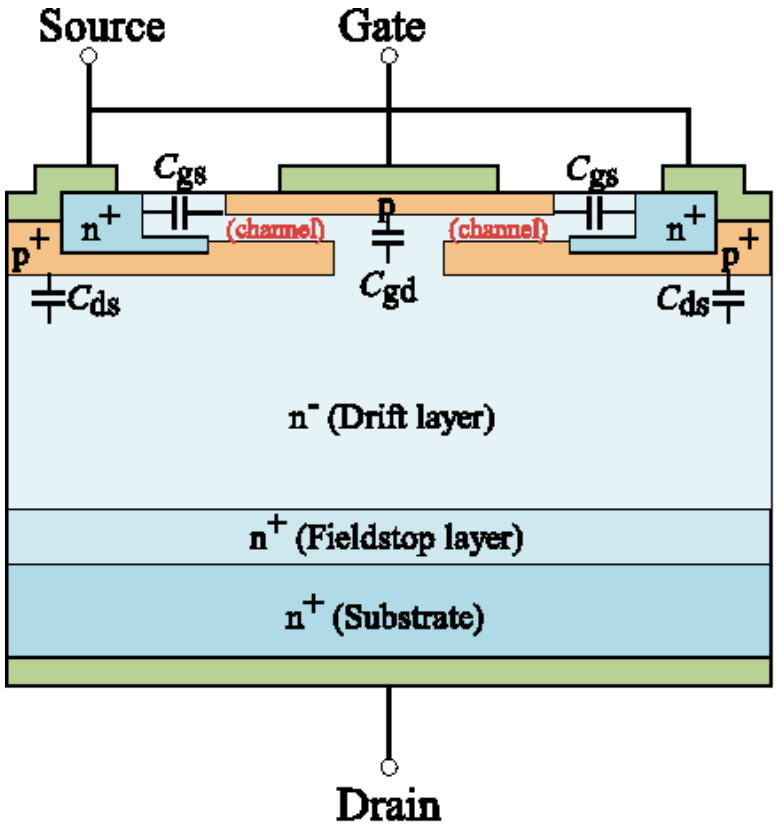


Figure 14. 3rd Quadrant Characteristic at 25 °C

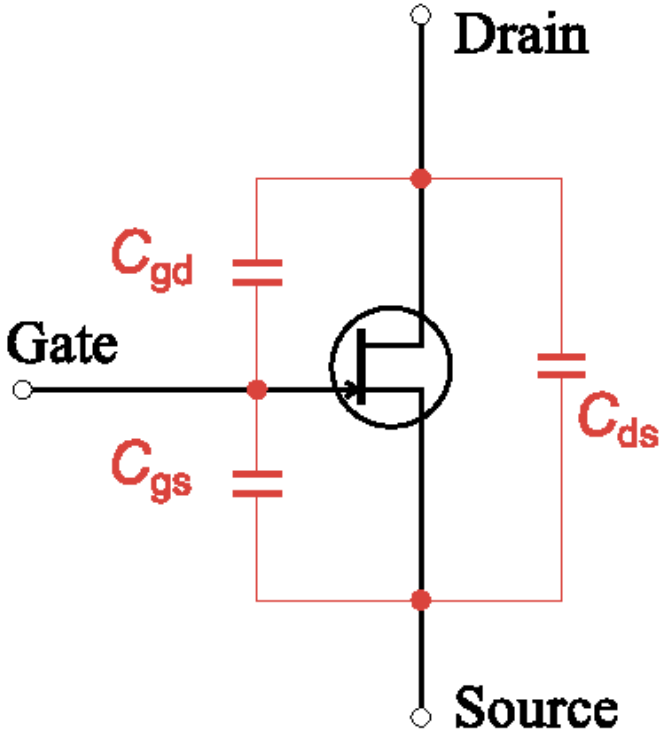
动态特性

- 结电容
- 开关特性
- 栅电荷

结电容



(a) Cross-section.



(b) Capacitance between terminals.

符号	表达式	定义
Ciss	$C_{GS}+C_{GD}$	输入电容
Coss	$C_{DS}+C_{GD}$	输出电容
Crss	C_{GD}	反向输出电容（米勒电容）

结电容

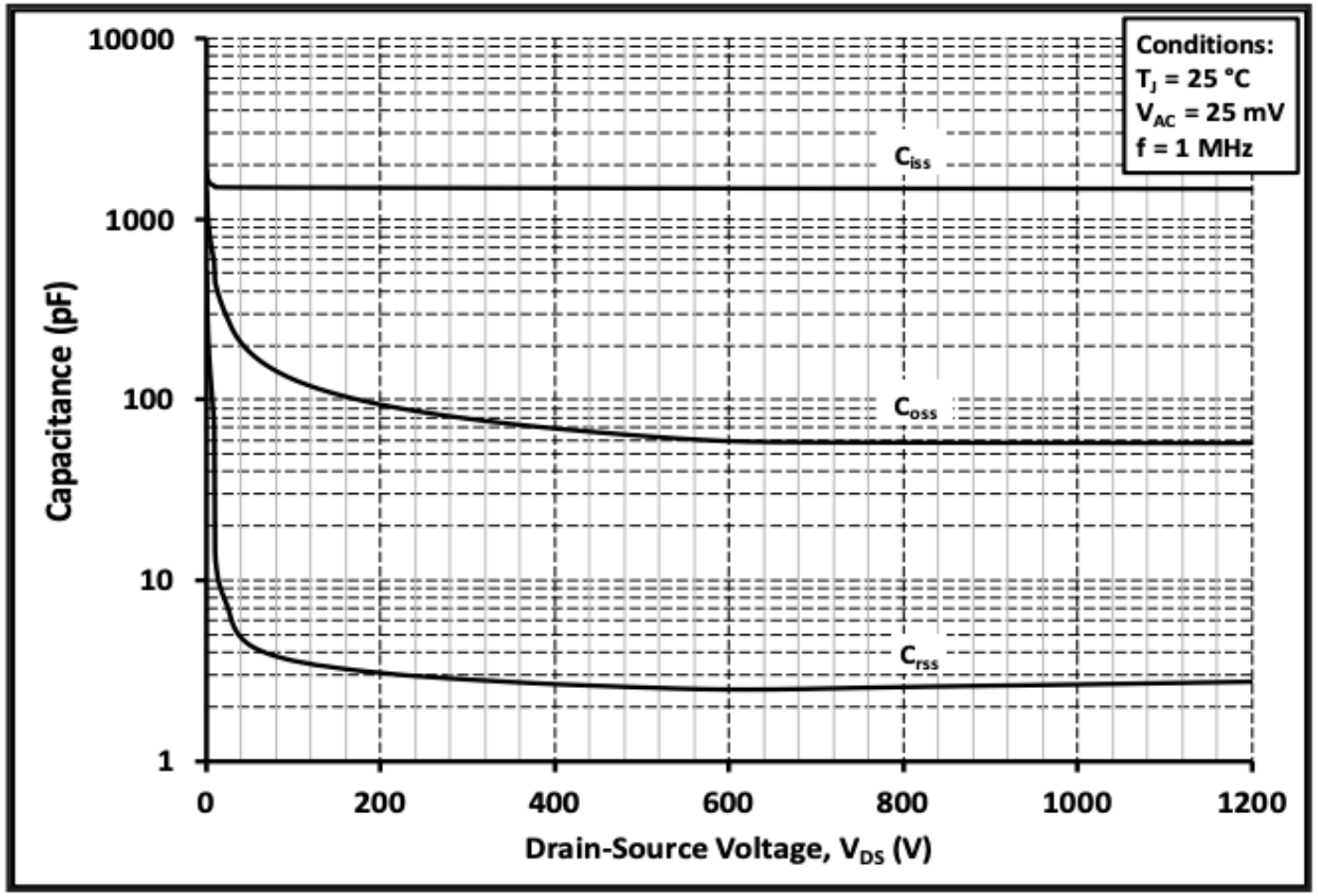


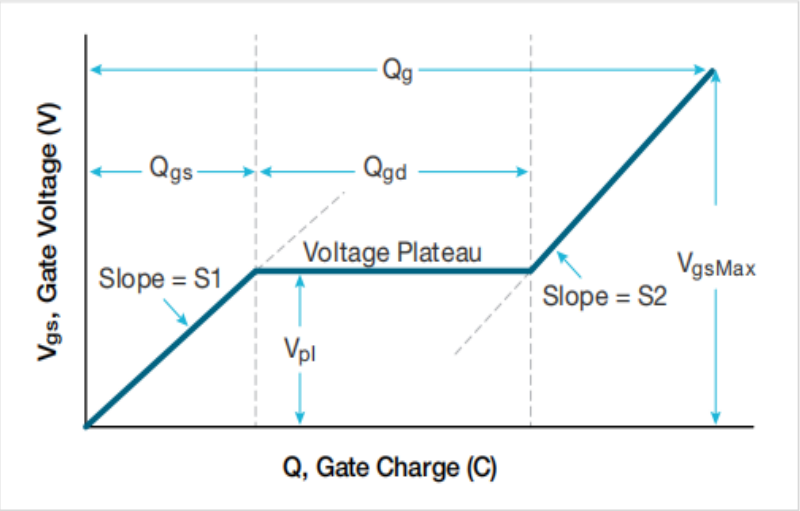
Figure 18. Capacitances vs. Drain-Source Voltage (0 - 1000V)

2.解析开关性能的重要评估参数——栅电荷

栅电荷：评估MOSFET的关键参数

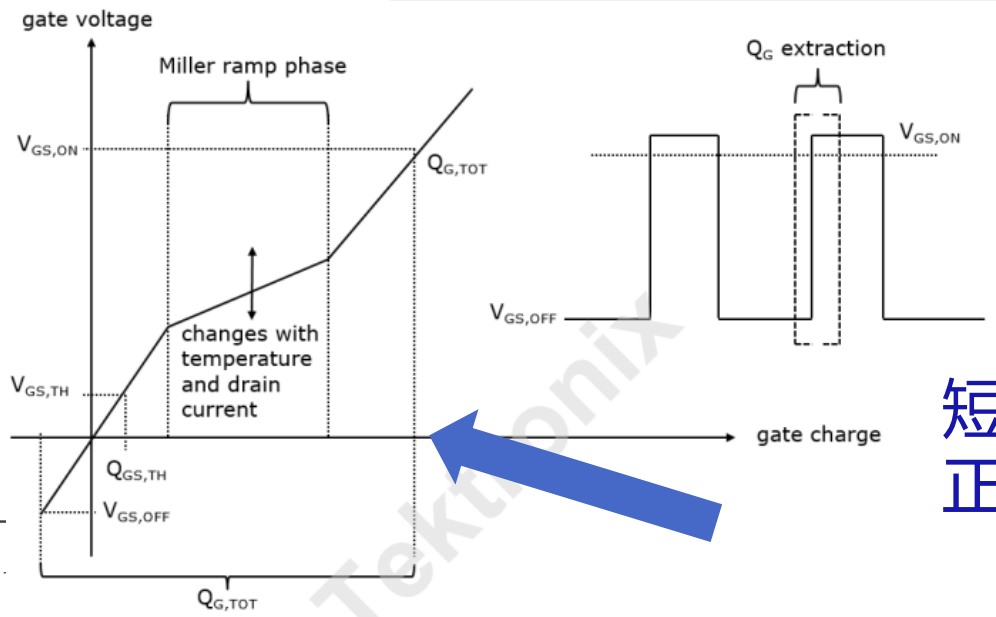
◆ 增强模式场效应晶体管：MOSFET、IGBT、N/P型绝缘栅功率器件

1. 栅-源电荷（Q_{gs}）
2. 栅-漏电荷（Q_{gd}）
3. 栅极电荷（Q_g）



◆ 评估SiC MOSFET开关和驱动损耗：

1. 总栅电荷 $Q_{G,TOT}$
2. 栅漏电荷 Q_{GD}
3. 达阈值电压的栅源电荷 $Q_{GS,TH}$

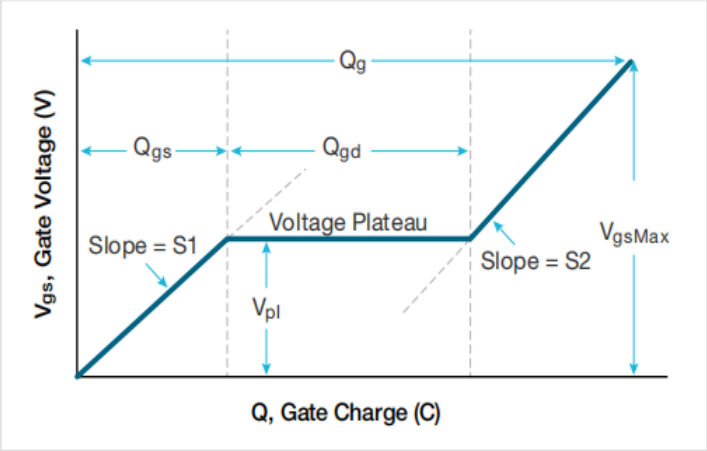


短N沟道，无真正的米勒平台。

Tektronix

JEDEC STANDARD

Gate Charge Test Method



JESD24-2

JANUARY 1991 (Reaffirmed: OCTOBER 2002)

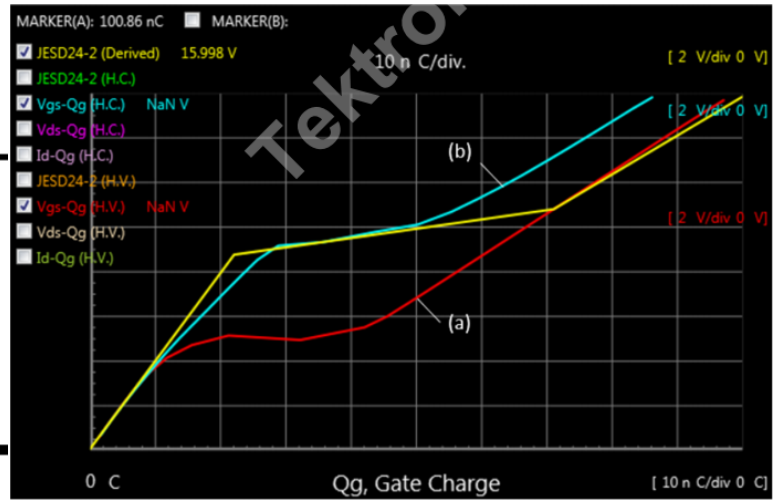
JEDEC SOLID STATE TECHNOLOGY ASSOCIATION

JEDEC

EIA Electronic Industries Alliance

JEDEC PUBLICATION

Guidelines for Gate Charge (Q_G) Test Method for SiC MOSFET



JEP192

DECEMBER 2022

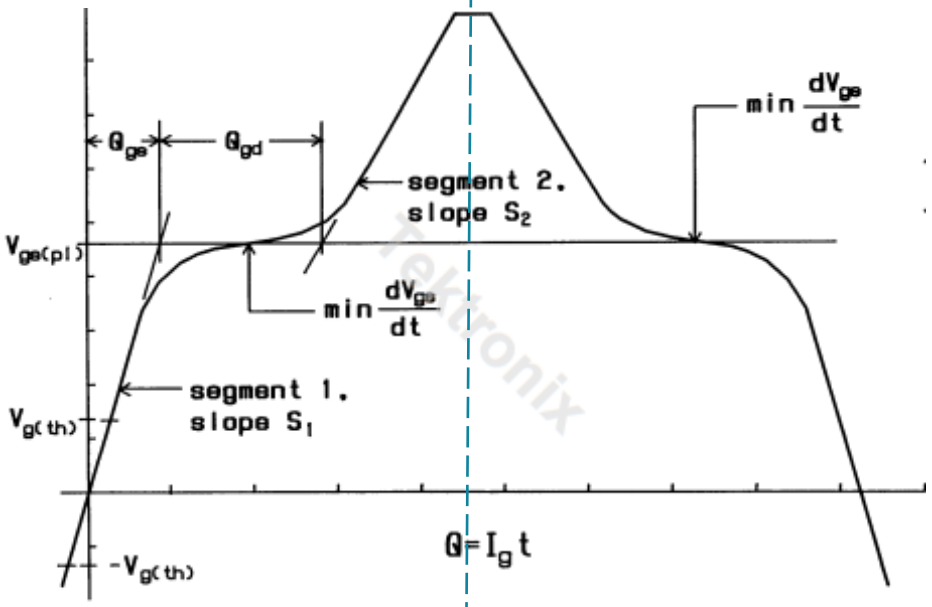
JEDEC SOLID STATE TECHNOLOGY ASSOCIATION

JEDEC

JEDEC JESD24-2标准：栅极电荷测试方法

一种测量MOSFET栅电荷的方法

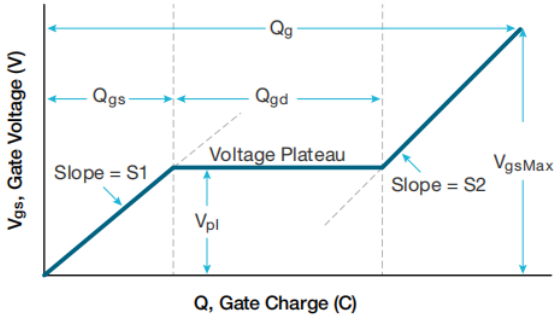
- 将V_{gs}作为时间的函数，推导出栅-源电荷（Q_{gs}）、栅-漏电荷（Q_{gd}）和栅极电荷（Q_g）。
- 将固定测试电流（I_g）引入MOSFET的栅极，并且测量栅源电压（Vgs）与流入栅极的电荷相对应，在此过程中Drain施加一个固定的电压偏置。
- 很小的栅电流好处：有效避免器件和电路的高频响应。产生的电压响应的斜率反映了有源器件的电容（C=dq/dvgs）随开关切换的变化。



开态Gate波形

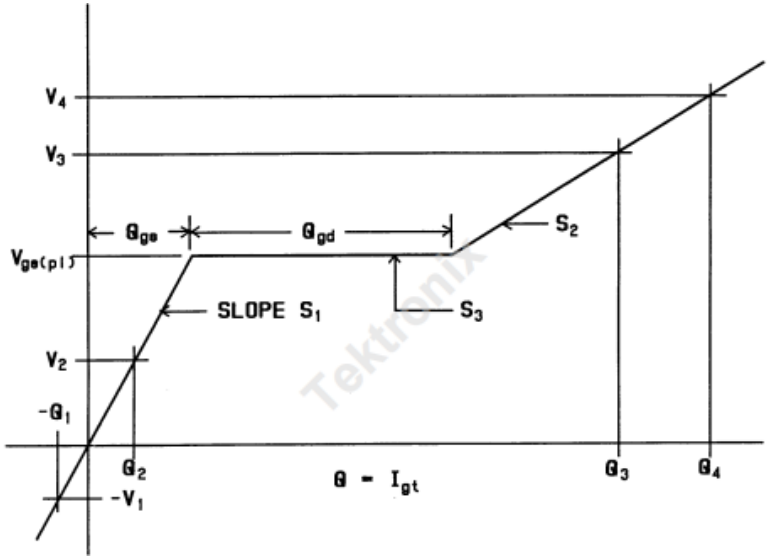
JEDEC JESD24-2标准：栅极电荷测试方法

- 给栅极施加电流和时间（$I_g dt$），栅电荷(Q)从中提取。
- Q_{gs}：从原点达到V_{gs}恒定，即，米勒电压的开始处，这个过程需要的电荷。
- 米勒电压（V_{pl}）：当Dvgs/dt在器件开态时首次达到最小值。
- 米勒电荷（Q_{gd}）：栅漏电荷，完成开关所需的栅电荷，即将器件从平台区开始到结束所需的电荷。
- 栅电荷（Q_g）：是指从原点到栅源电压（V_{gs}）等于指定最大值（V_{gsMax}）的电荷。
- S1：线段从起点到第一个饱和电压点的斜率。
- S2：线段从最后一个平台点到指定的最大栅极电压（V_{gsMax}）的斜率。
- 根据JESD24-2标准，用坡度计算Q_{gs}和Q_{gd}。



$$S1 = (V_2-V_1)/(Q_2-Q_1) = V_{gs(pl)}/Q_{gs}$$

$$S2 = (V_4-V_3)/(Q_4-Q_3) = (V_4-V_{gs(pl)})/[Q_4-(Q_{gs}+Q_{gd})]$$



$$Q_{gs} = V_{gs(pl)}/S1$$

$$Q_{gd} = [V_{gs(pl)} - (v_{gs} @ Q = 0)]/S2 - Q_{gs}$$

ESD24-2标准中的术语

4. SYMBOLS, TERMS AND DEFINITIONS

$V_{gs(pl)}$ **gate plateau voltage**

The gate-source voltage when dvgs/dt first reaches a minimum during the turn-on switching transition for a constant Ig drive condition. During turn-off it is the gate-source voltage at the last minimum dvgs/dt observed. (Figure 3)

Q_{gs} **gate-source charge**

The gate charge necessary to reach $V_{gs(pl)}$ on the calculated line segment 1. (Figure 1)

Q_{gd} **gate-drain charge ("Miller" charge)**

The gate charge at $V_{gp(pl)}$ on the calculated line segment 2 less Qgs. (Figure 1)

$Q_{g(th)}$ **gate-source threshold charge**

The gate charge necessary to reach a minimum specified gate threshold voltage.

$Q_{g(on)}$ **on-state gate-source charge**

The gate charge necessary to reach a gate-source voltage that will support a minimum specified $I_{D(on)}$.

Q_{gm} **maximum on-state gate-source charge**

The gate charge necessary to reach a specified maximum gate-source voltage.

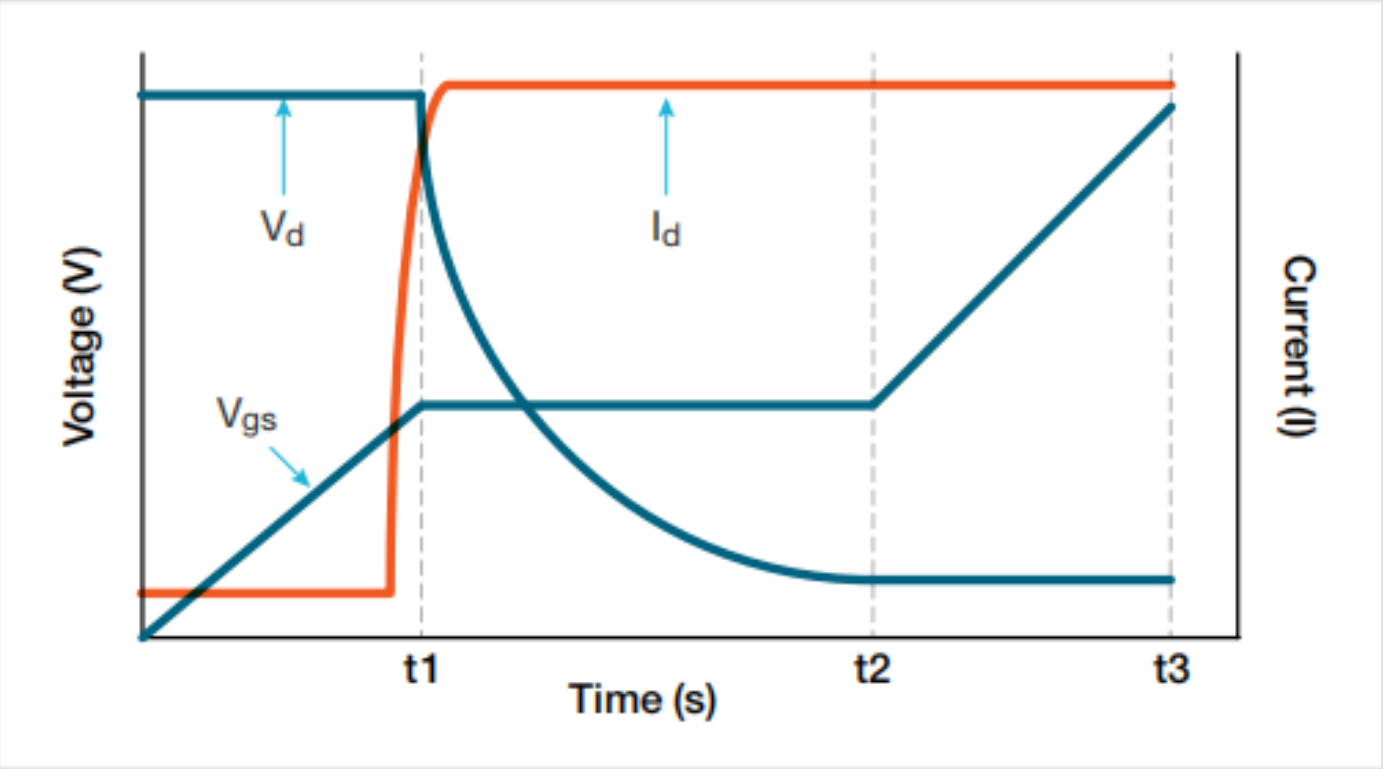
NOTE: The magnitudes of gate charge and voltage are referred to the coordinate origin (0,0).

Tektronix

JEDEC JESD24-2标准：栅极电荷测试方法

波形：GATE和DRAIN——时间

- 当电流进入栅极时，V_{gs}增加，直到达到阈值电压。此时，I_d增大。
- 当C_{gs}在t1时刻充电时，I_d保持恒定，V_d减小。V_{gs}一直保持不变，直到饱和电压的末端。
- C_{gd}在t2时刻被充电，V_{gs}再次开始增加，直到指定的最大栅极电压（V_{gsMax}）。



测试电路

脉冲栅电流发生器的动态响应、源阻抗和占空比不对测量产生实质性影响。

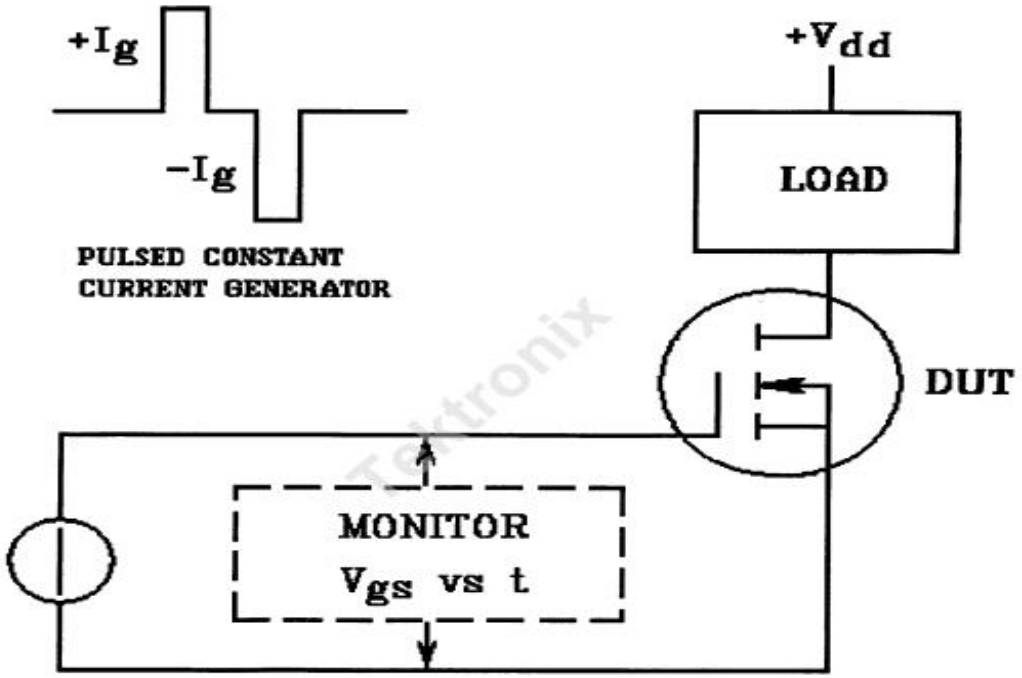
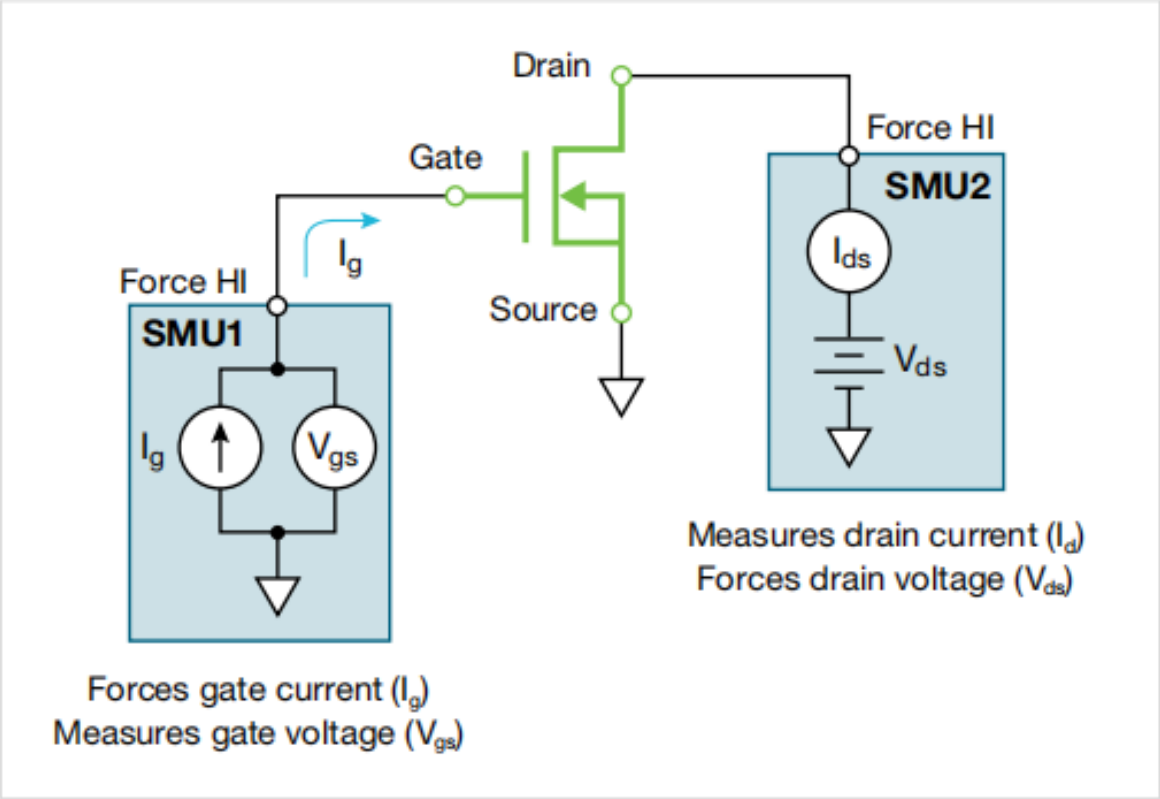


Figure 2
Generic Test Circuit

- 4200A-SCS参数分析仪
- 两个源测量单元（SMU）
- 栅电荷测量测试程序，测量MOSFET的栅电荷。
  - 该测试是4200A-SCS Clarius+软件套件中提供的广泛测试库中包含的众多测试之一。

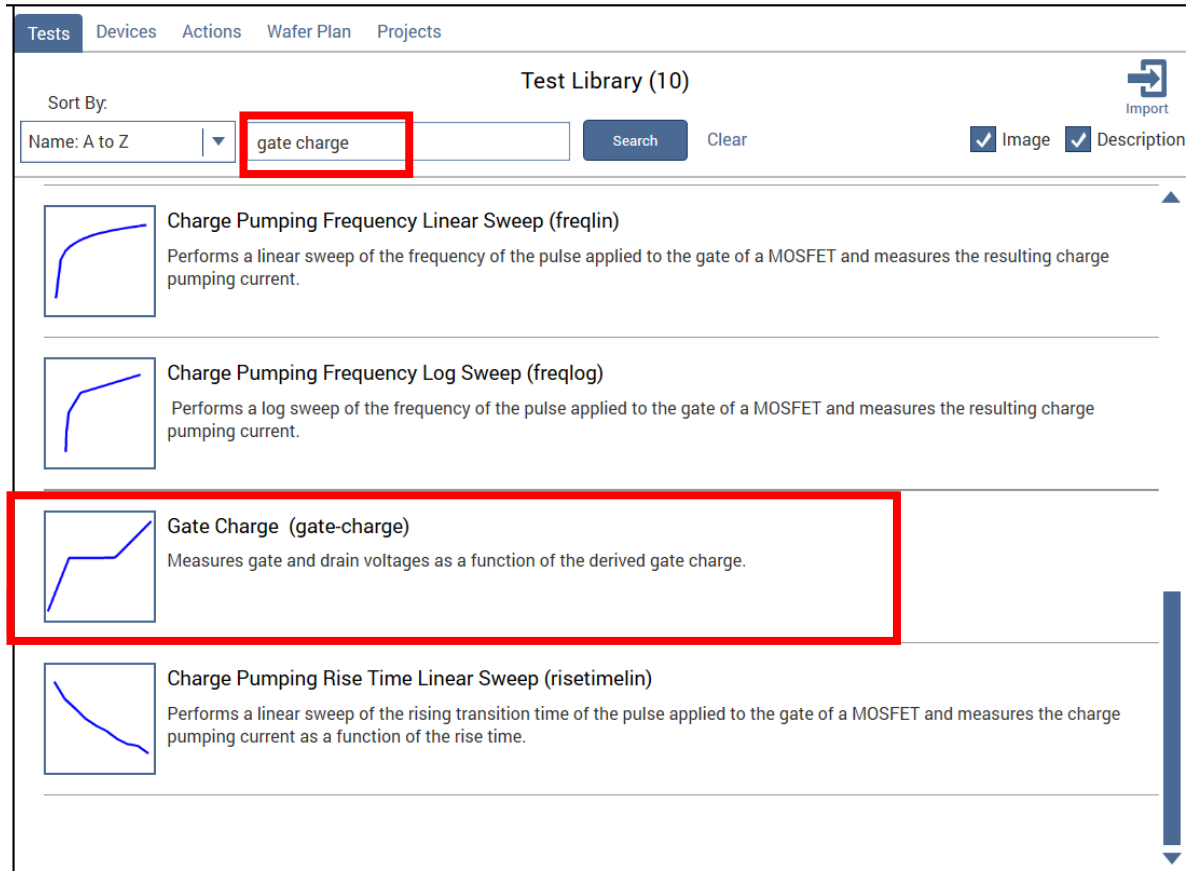
使用4200A-SCS进行栅极电荷测量

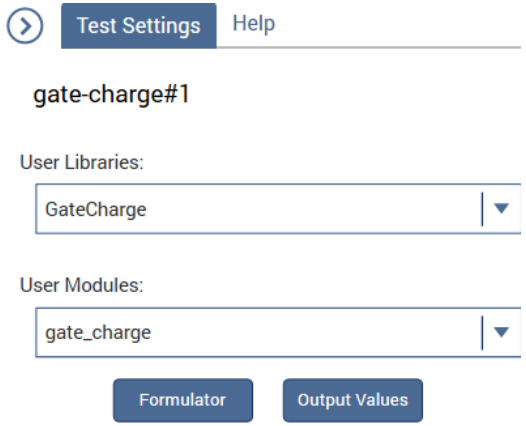


- 4200-SMU的最大限流为0.1 A；4210-SMU的最大限流为1A。
- 在栅电荷测试中，栅电压增加并打开晶体管。在饱和区域的这个过渡期间，漏极SMU（SMU2）从电压控制切换到电流控制模式，因为电流超过了指定的符合性水平。在从OFF状态过渡到ON状态期间，软件返回漏极电流瞬态和漏极电压。

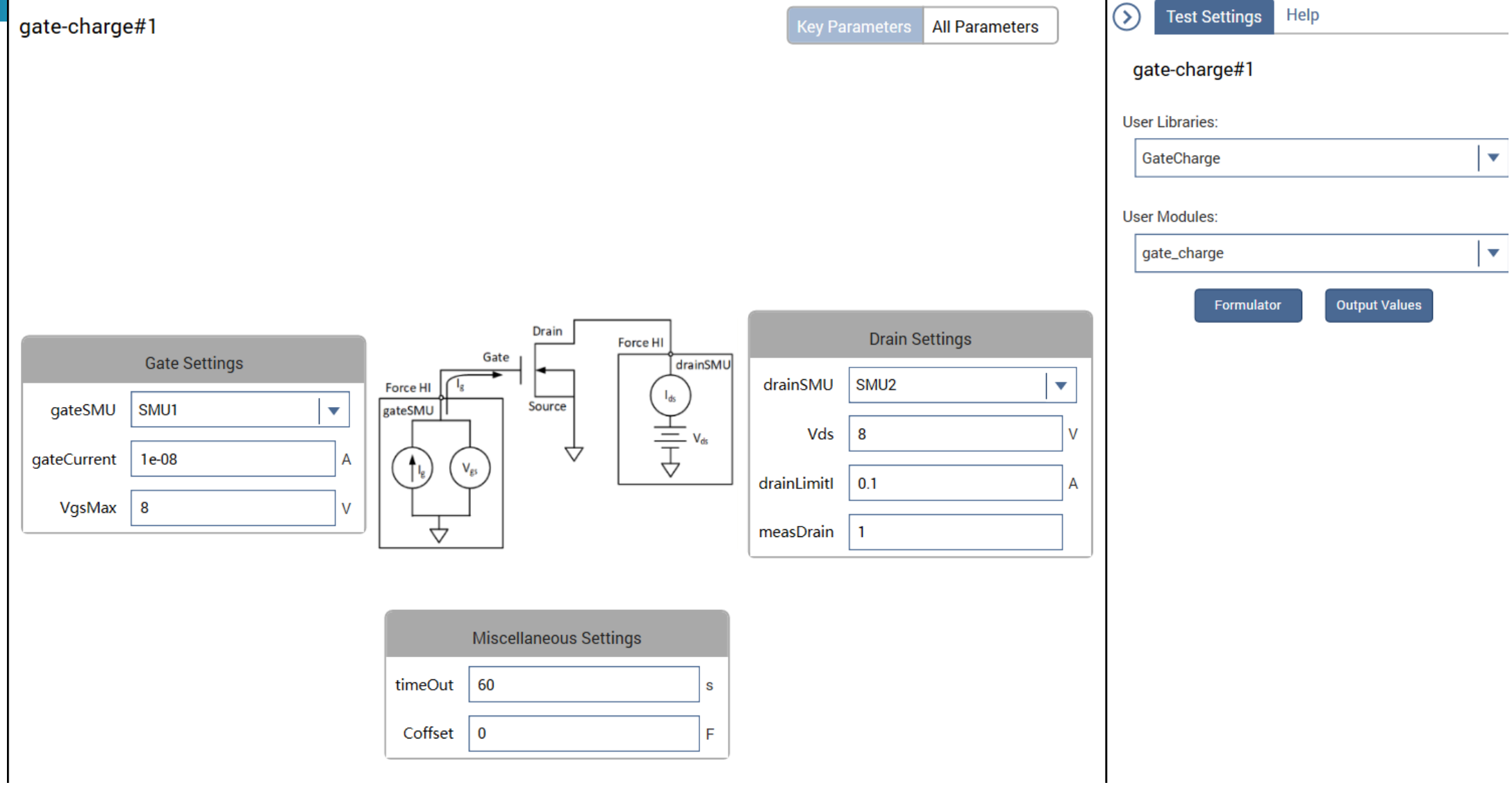
Clarius+软件为栅电荷测试的配置

- Gate Charge测试位于测试库和项目库中，可以通过搜索“Gate Charge”从选择窗格中找到。
- 在测试库中找到测试后，就可以通过选择并将其添加到项目树来将其添加到项目中。





GateCharge用户库
gate_charge用户模块



- 由栅极SMU施加进入栅极的电流Ig。
- 漏极电压（Vds）是施加到漏极上的偏置电压，LimitI是漏极SMU的限制电流。

校准偏移电容量

- 根据测量系统的布线和连接，偏移电容可以在pF到数百pF范围内。这些电容可以通过开路执行gate_charge用户模块来纠正，获得偏移电容，然后在软件中输入偏移电容值进行补偿：
- 1.测量偏移电容。设备连接到SMU，设置Ig等参数。增加VgsMax测量Ceff。在执行测试之前，提起探头或从测试夹具上取下器件。在开路时执行栅极充电测试。
- 2.获得偏移电容。测试完成后，计算系统测量的测量偏移电容，并出现在表中的Ceff列中。Ceff由最大栅电压、栅电流和时间提取。
  - 由于在此步骤中测量了开路，因此在执行测试后，测试表中可能会出现测试值-9或-12。这是因为没有测量任何设备，所以没有饱和区域。但是，Ceff值是正确的，可以在“配置”视图中作为C偏移量输入。
- 3.输入测量的偏移电容并执行。在“配置”界面中输入测量的偏移电容Ceff。默认情况下，偏移为0F。在后续读数中对偏移电容进行补偿。

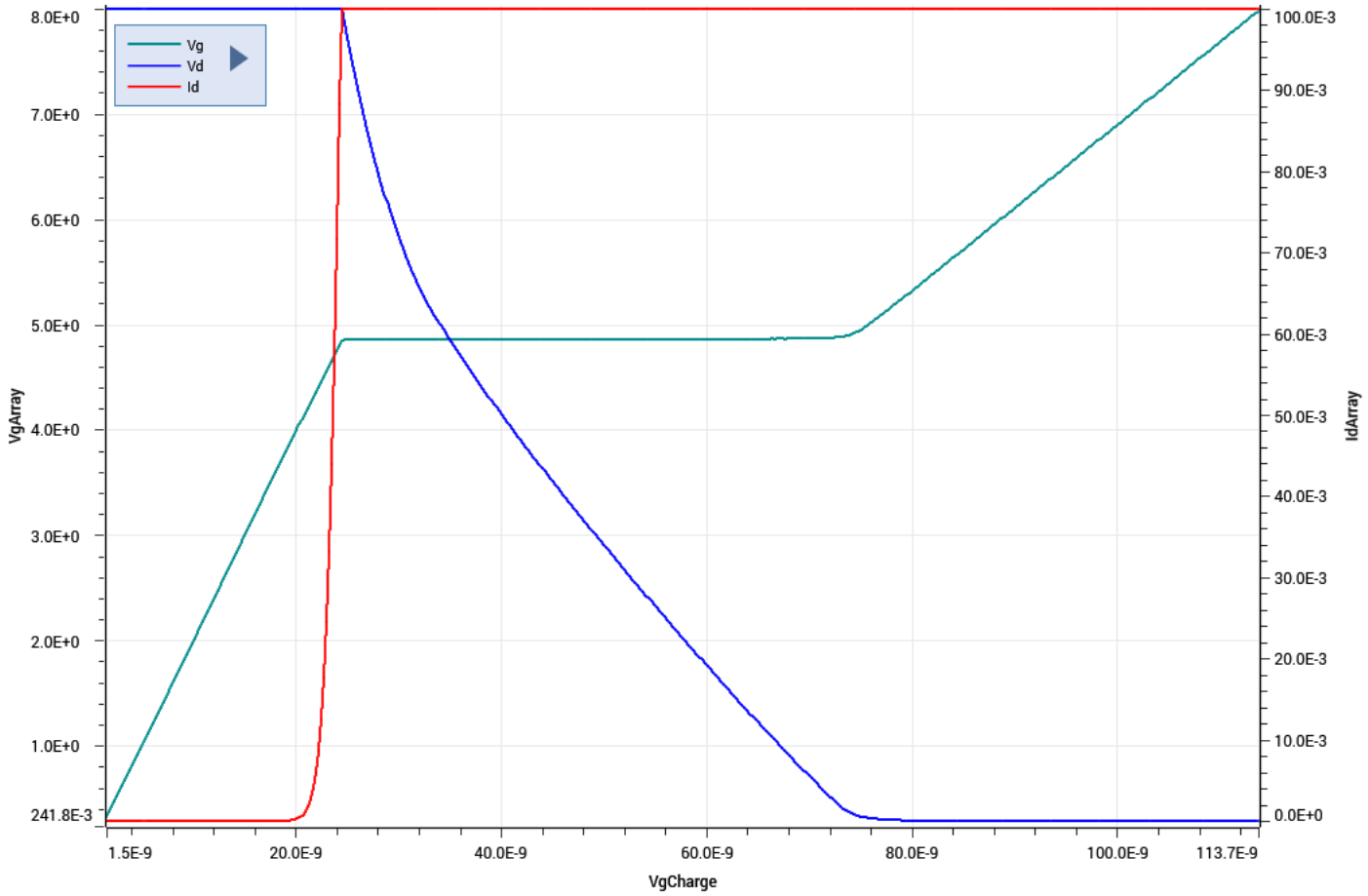
输入和输出参数

输入参数	值的范围	默认值	描述
gateSMU	SMU1-SMU9	SMU1	连接到栅极端子的SMU号
drainSMU	SMU1-SMU9	SMU2	连接到漏极端子的SMU编号
source	GNDU	GNDU	源端子始终与GNDU上的Force LO端子相连
Vds	± 200 V	10V	漏极SMU的漏极偏置电压的大小
drainLimitI	4200-SMU: 0.1A 4210-SMU: 1 A	0.1A	漏极电流限流
gateCurrent	± 1E-5 A	1e-7A	栅极SMU的栅极电流的大小
VgsMax	± 200V	10 V	栅极SMU的最大电压
timeOut	0~300 s	60s	暂停前的秒数
measDrain	1 (yes) or 0 (no)	1	返回测量的漏极电流
Coffset	0 或Ceff	0	使用开路方式运行测试，然后输入返回到工作表Ceff值

输出参数	描述
gate_charge	测试状态值-有关说明，请见表3
timeArray	测量时间（秒）
VgArray	测量的源电压（电压）
VgCharge	测量栅电荷（库仑）
VdArray	测量漏极电压（伏特）
IdArray	实测漏极电流（安）
Slope	栅极电压的动态坡度（dVg/dt）
Ceff	栅极电荷与最大栅极电压的比率
Vpl	平台或米勒电压（电压）
T1	平台区域开始的时间（秒）
T2	平台区域结束时的时间（秒）
Qgs	从栅极电荷的起点到第一个拐点，或电压平台（库仑）
Qgd	栅电荷曲线中两个拐点之间的栅电荷（库仑）
Qg	从原点到VgsMax（库仑）

运行结果

timeArray	VgArray	VgCharge	VdArray	IdArray	Slope	Ceff	Vpl	T1	T2	Qgs	Qgd	Qg
81.1241E-3	318.7447E-3	1.5233E-9	8.0011E+0	-3.3479E-6	000.0000E+0	14.6483E-9	4.8590E+0	2.4030E+0	7.3161E+0	24.4873E-9	49.7042E-9	113.9493E-9
110.4835E-3	374.5312E-3	1.8169E-9	8.0014E+0	-3.3492E-6	1.9106E+0							
136.0121E-3	423.6147E-3	2.0722E-9	8.0011E+0	-1.8359E-6	1.9256E+0							
161.5436E-3	472.8516E-3	2.3275E-9	8.0012E+0	-8.3945E-6	1.9248E+0							
187.0654E-3	521.8800E-3	2.5828E-9	8.0007E+0	-3.8534E-6	1.9316E+0							
212.5540E-3	571.3859E-3	2.8376E-9	8.0012E+0	-3.3490E-6	1.9357E+0							
238.0356E-3	620.5439E-3	3.0925E-9	8.0012E+0	-2.3402E-6	1.9317E+0							
263.5946E-3	669.9829E-3	3.3480E-9	8.0012E+0	-4.8624E-6	1.9371E+0							
289.0414E-3	719.3457E-3	3.6025E-9	8.0007E+0	-3.3488E-6	1.9405E+0							
314.4900E-3	768.7479E-3	3.8570E-9	8.0008E+0	-2.3398E-6	1.9401E+0							
339.9231E-3	818.0590E-3	4.1113E-9	8.0015E+0	-5.3672E-6	1.9450E+0							
365.3625E-3	867.6935E-3	4.3657E-9	8.0008E+0	182.2282E-9	1.9492E+0							
390.8377E-3	917.3031E-3	4.6205E-9	8.0009E+0	-4.3580E-6	1.9522E+0							
416.3259E-3	967.1861E-3	4.8754E-9	8.0017E+0	-3.3492E-6	1.9595E+0							
490.8480E-3	1.1133E+0	5.6206E-9	8.0013E+0	-5.3670E-6	1.9609E+0							
516.3224E-3	1.1633E+0	5.8753E-9	8.0007E+0	-1.3310E-6	1.9634E+0							
541.8701E-3	1.2134E+0	6.1308E-9	8.0009E+0	-827.0163E-9	1.9668E+0							
567.4178E-3	1.2638E+0	6.3863E-9	8.0016E+0	-321.7428E-9	1.9768E+0							
592.8654E-3	1.3143E+0	6.6408E-9	8.0010E+0	-4.8626E-6	1.9758E+0							
618.3388E-3	1.3644E+0	6.8955E-9	8.0008E+0	-2.3402E-6	1.9734E+0							
643.7913E-3	1.4148E+0	7.1500E-9	8.0007E+0	-2.8448E-6	1.9635E+0							
669.2491E-3	1.4643E+0	7.4046E-9	8.0013E+0	-4.8636E-6	1.9787E+0							
694.7264E-3	1.5155E+0	7.6594E-9	8.0007E+0	-3.3490E-6	1.9835E+0							



绿色： 4200A-SCS产生的典型栅极电压波形
蓝色： Drain电压波形
红色： Drain电流波形

Vgs、Vds和Id作为栅极电荷的函数

泰克云上大讲堂 + 泰克创新论坛

关注“泰克科技”服务号

查看产品资料&往期回放~

云上大讲堂近期主题回顾
如何测试纳米材料及纳米电子器件的IV和CV性能
深度解析IV、CV参数测试难题
忆阻器的发展及测试方案
f分之1噪声测试方案详解
半导体可靠性热载流子效应测试详解
基于FET的生物传感器测试详解
薄膜材料电阻率与霍尔迁移率测试
如何优化微弱电流测试
如何进行晶圆级可靠性测试…

泰克创新论坛主题回顾
经历分享|火星与未知生命领域的探索
自动驾驶未来谁将掌舵?
探究AI终身学习、超图灵计算和设备端计算
三代半导体可靠性测试方案
半导体晶圆级参数测试方案…